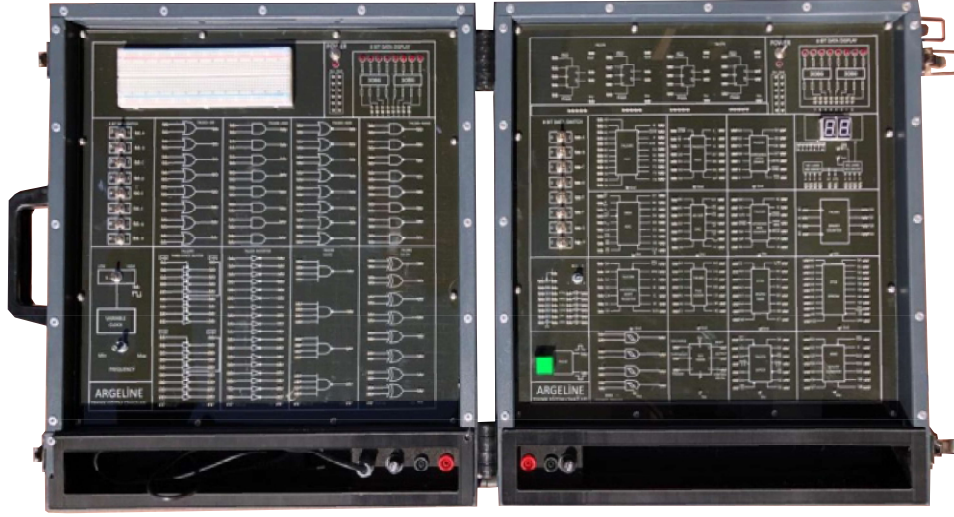




DİJİTAL DEVRELER UYGULAMA MODÜLÜ



ARGELINE
TEKNİK EĞİTİM CİHAZLARI

TEKNİK DETAYLAR

- AND(VE) kapısının incelenmesi doğruluk tablosunun çıkarılması,
- 3 girişli AND(VE) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- NAND(VE-DEĞİL) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- NAND kapısının inverter olarak kullanılması,
- 2 Girişli NAND kapıları ile 3 girişli NAND kapısının oluşturulması,
- Inverter kapısının incelenmesi ve doğruluk tablosu çıkarılması,
- Inverter kullanarak AND kapısının OR kapısına çevrilmesi,
- OR(VEYA) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- 3 Girişli OR(VEYA) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- NOR(VEYA-DEĞİL) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- NOR(VEYA-DEĞİL) kapısının inverter olarak kullanılması,
- 2 girişli NOR(VEYA-DEĞİL) kapıları ile 3 girişli NOR kapısı oluşturmak,
- EX-OR (ÖZEL-VEYA) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- EX-NOR (ÖZEL-VEYADEĞİL) kapısının incelenmesi ve doğruluk tablosunun çıkarılması,
- OR (VEYA) kapısında değişim kuralının incelenmesi,
- AND (VE) kapısında değişim kuralının incelenmesi,
- OR(VEYA) kapısında birleşme kuralının incelenmesi,
- AND(VE) kapısında birleşme kuralının incelenmesi,
- Dağılıma kuralının incelenmesi,
- Özdeşlik kuralının incelenmesi,
- Tamamlayıcı kuralının incelenmesi,
- Çift tersleme kuralının incelenmesi,
- Yutma kuralının incelenmesi,
- DE MORGAN kuralının incelenmesi,
- NOR (VEYA DEĞİL) kapılarından oluşan R-S Flip-Flop incelenmesi,
- NAND (VF DEĞİL) kapılarından oluşan R-S Flip-Flop incelenmesi,
- Saatli R-S Flip-Flop incelenmesi,
- J-K Tipi Flip-Flop'un incelenmesi ve doğruluk tablosunun çıkarılması,
- D Tipi Flip-Flop incelenmesi ve doğruluk tablosunun çıkarılması,
- J-K tipi Flip-Flop ile D tipi Flip-Flop oluşturulması,
- T tipi Flip-Flop 'un incelenmesi doğruluk tablosunun çıkarılması ,
- BINARY COUNTER uygulaması,
- BINARY COUNTER'un BCD olarak kullanılması,
- 7 BIT BINARY COUNTER'un incelenmesi,
- Asenkron sayıcıların incelenmesi,
- JK Flip-Flop'larla yapılmış yukarı Asenkron sayıcının incelenmesi,
- JK Fiip-Flop'larla yapılmış aşağı Asenkron sayıcının incelenmesi,
- Asenkron sayıcının sayma aralığının belirlenmesi,
- HALF ADDER(Yarım toplayıcı) incelenmesi,
- FULL ADDER (Tam toplayıcı) incelenmesi,

